

## Фонд оценочных средств по дисциплине «Теория дискретных устройств»

Перечень компетенций и этапы их формирования в процессе освоения образовательной программы		Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания			Типовые контрольные задания или иные материалы, необходимые для оценки знаний, умений, навыков и (или) опыта деятельности, характеризующих этапы формирования компетенций в процессе освоения образовательной программы	Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта, характеризующих этапы формирования компетенций
Компетенция	Этап	Показатель оценивания	Критерий оценивания	Шкала оценивания		
<p><b>ОПК-1</b> Способен решать инженерные задачи в профессиональной деятельности с использованием методов естественных наук, математического анализа и моделирования</p>	1 уровень	<p><b>Знать.</b> Фундаментальные и естественнонаучные теории. <b>Уметь.</b> Производить оценку достоверности и наглядного представления получаемых результатов. <b>Владеть.</b> Методами анализа функционирования технических систем и процессов.</p>	<p>Уровень усвоения материала, предусмотренного программой курса (высокий, хороший, достаточный, материал не освоен).</p> <p>Уровень раскрытия причинно-следственных связей (высокий, достаточно высокий, низкий, отсутствует).</p> <p>Качество ответа (логичность, убежденность, общая эрудиция) (на высоком уровне, а достаточно высоком уровне, на низком уровне, ответ нелогичен или отсутствует)</p>	<p><b>Отлично:</b> 1. Уровень усвоения материала, предусмотренного программой курса - высокий 2. Уровень раскрытия причинно-следственных связей – высокий. 3. Качество ответа (логичность, убежденность, общая эрудиция) – на высоком уровне. <b>Хорошо:</b> 1. Уровень усвоения материала, предусмотренного программой курса – на хорошем уровне. 2. Уровень раскрытия причинно-следственных связей – достаточно высокий. 3. Качество ответа (логичность, убежденность, общая эрудиция) – на достаточно высоком уровне <b>Удовлетворительно:</b> 1. Уровень усвоения материала, предусмотренного программой курса – на достаточном уровне. 2. Уровень раскрытия причинно-следственных связей –</p>	<p>Задание на курсовую работу Вопросы к экзамену. Образец билета к экзамену.</p>	<p>Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности приведены в стандарте ДВГУПС СТ 02-28-14 «Формы, периодичность и порядок текущего контроля успеваемости и промежуточной аттестации» (в последней редакции).</p>

				<p>низкий.</p> <p>3. Качество ответа (логичность, убежденность, общая эрудиция) – логика ответа соблюдена, убежденность в правильности ответа – низкая</p> <p><b>Неудовлетворительно:</b></p> <p>1. Уровень усвоения материала, предусмотренного программой курса – материал не освоен.</p> <p>2. Уровень раскрытия причинно-следственных связей – отсутствует.</p> <p>3. Качество ответа (логичность, убежденность, общая эрудиция) – ответ нелогичен, либо ответ отсутствует"</p>		
--	--	--	--	-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	--	--

**Задание на курсовую работу**  
по дисциплине «Теория дискретных устройств»  
(ОПК-1)

Тематика курсовой работы «Проектирование дискретных устройств»

Данная работа составлена из двух заданий. В первом задании предлагается осуществить синтез некоторого ДУ включающего в себя дешифратор, регистр, счетную схему, генератор тактовых импульсов, делитель частоты и элементы индикации. Синтез комбинационной части ДУ и счетной схемы требуется осуществить с использованием соответствующего математического аппарата. На основе принципиальной схемы ДУ составляется его монтажная схема, реализованная на одной из серий интегральных микросхем.

Во втором задании требуется осуществить синтез некоторого конечного автомата, заданного графом или автоматными таблицами. Состояния, входные и выходные сигналы автомата, а также элементная база его реализации выбираются студентом в соответствии с номером варианта.

**ВОПРОСЫ**

к защите курсовой работы по дисциплине «Теория дискретных устройств»  
(ОПК-1)

1. Что такое триггер, шифратор, дешифратор.
2. Анализ и синтез комбинационных схем на бесконтактных логических элементах.
3. Синтез триггеров в различных функциональных базисах.
4. Синтез дешифраторов кода.
5. Синтез шифраторов кода.
6. Логическое проектирование асинхронных триггерных схем.
7. Логическое проектирование синхронных триггерных схем.
8. Анализ и синтез двухступенчатых триггеров со статическим управлением записью в различных функциональных базисах (по заданию преподавателя).
9. Синтез счётного триггера с возможностью установки в нулевое и единичное состояние и анализ его работы.
10. Построение счётной схемы по графу переходов (изменения состояний) и анализ его работы.
11. Анализ и синтез двухступенчатых триггеров со статическим управлением записью в различных функциональных базисах.
12. Анализ работы триггерной схемы при различных комбинациях входных сигналов (по заданию преподавателя).
13. Методология выбора элементов и разработки печатных плат по логической структуре синтезированного дискретного устройства.
14. Синтез счётной схемы и временная диаграмма её работы при внесении изменений.
15. Анализ структуры синтезируемого дешифратора.
16. Синтез асинхронных счётных схем на D (JK) - триггерах с построением временной диаграммы.

17. Синтез делителей частоты (по заданию преподавателя).
18. Синтез DV (D, JK) – триггера и анализ его работы с построением временной диаграммы при нормальной работе и внесении изменений.

## **ВОПРОСЫ**

к экзамену по дисциплине «Теория дискретных устройств»  
(ОПК-1)

1. Функции алгебры логики. Способы задания ФАЛ. Полностью и не полностью определённые функции.
2. Функционально полные системы функций алгебры логики. Базис и его выбор.
3. Формы представления функций алгебры логики.
4. Методы минимизации функций алгебры логики (на примере заданной преподавателем функции).
5. Минимизация ФАЛ на основе использования основных законов и тождеств алгебры логики (по заданию преподавателя).
6. Основные законы и тождества алгебры логики. Применение данного метода при минимизации ФАЛ (по заданию преподавателя).
7. Метод минимизации ФАЛ с использованием карт Карно (по заданию преподавателя).
8. Использование метода карт Карно при минимизации функций от четырёх до шести переменных (по заданию преподавателя).
9. Минимизация функций алгебры логики на основе использования метода Квайна.
10. Минимизация функций алгебры логики методом Квайна-Мак-Класски (по заданию преподавателя).
11. Анализ и синтез релейно-контактных логических схем.
12. Анализ и синтез комбинационных схем на бесконтактных логических элементах (по заданию преподавателя).
13. Синтез триггеров в различных функциональных базисах (по заданию преподавателя).
14. Синтез специальных комбинационных схем (на примере шифраторов и дешифраторов кода (по заданию преподавателя).
15. Синтез преобразователей кода в различных функциональных базисах.
16. Логическое проектирование асинхронных триггерных схем (по заданию преподавателя).
17. Логическое проектирование синхронных триггерных схем (по заданию преподавателя).
18. Анализ и синтез двухступенчатых триггеров со статическим управлением записью в различных функциональных базисах (по заданию преподавателя).
19. Основные типы триггеров и их функционирование при поступлении на логические входы различных комбинаций сигналов.
20. Синтез двухтактного D – триггера со статическим управлением записью и R - входом для установки в нулевое состояние и анализ его работы с построением временной диаграммы.
21. Синтез счётного триггера с возможностью установки в нулевое и единичное состояние и анализ его работы.
22. Минимизация функций алгебры логики (по заданию преподавателя).

23. Формы представления функций алгебры логики (по заданию преподавателя).
24. Методы минимизации функций алгебры логики (по заданию преподавателя).
25. Построение счётной схемы по графу переходов (изменения состояний) и анализ его работы.
26. Минимизация функций алгебры логики и комбинационных схем на различных логических элементах (по заданию преподавателя).
27. Следствия теоремы разложения и их использование при минимизации логических функций (по заданию преподавателя).
28. Методы минимизации сложных логических структур (по заданию преподавателя).
29. Анализ и синтез двухступенчатых триггеров со статическим управлением записью в различных функциональных базисах (по заданию преподавателя).
30. Анализ работы триггерной схемы при различных комбинациях входных сигналов (по заданию преподавателя).
31. Взаимозаменяемость триггерных схем и их функционирование при различных комбинациях входных сигналов (по заданию преподавателя). Запоминающая ячейка на различных логических элементах и анализ её работы при различных комбинациях входных сигналов (по заданию преподавателя).
32. Анализ и синтез двухступенчатых триггеров со статическим управлением записью в различных функциональных базисах (по заданию преподавателя).
33. Синтез двухтактного D – триггера со статическим управлением записью и R - входом для установки в нулевое состояние и анализ его работы при различных комбинациях входных сигналов (по заданию преподавателя).
34. Основные типы триггеров и их функционирование при поступлении на логические входы различных комбинаций сигналов (по заданию преподавателя).
35. Методология выбора элементов и разработки печатных плат по логической структуре синтезированного дискретного устройства.
36. Синтез счётной схемы (по заданию преподавателя) и временная диаграмма её работы при внесении изменений.
37. Произвести синтез распределителя импульсов на четыре разряда, осуществляющего движение двух логических единиц.
38. Произвести синтез распределителя импульсов на четыре разряда, осуществляющего движение логической единицы.
39. Методология логического проектирования синхронных счётных схем (по заданию преподавателя).
40. Карты Карно для функций от двух, трёх, четырёх переменных. Использование карт Карно для минимизации логической структуры синтезируемого дешифратора (по заданию преподавателя)
41. Использование теоремы разложения при минимизации функций алгебры логики.
42. Теорема разложения и её применение при получении дизъюнктивной и конъюнктивной совершенных нормальных форм функций алгебры логики.
23. Составление временной диаграммы по логической структуре счётной схемы (по заданию преподавателя).
44. Анализ функционирования счётных схем путём составления таблиц переходов (по заданию преподавателя).
45. Функции алгебры логики от двух аргументов. Вырожденные функции (по заданию преподавателя).

46. Синтез асинхронных счётных схем на D – триггерах (по заданию преподавателя).

47. Анализ и синтез счётных схем с использованием JK – триггеров (по заданию преподавателя).

48. Анализ работы счётной схемы с построением временной диаграммы (по заданию преподавателя).

49. Синтез делителей частоты (по заданию преподавателя).

50. Логическое проектирование асинхронных счётных схем (по заданию преподавателя).

51. Анализ работы двухступенчатого триггера с построением временной диаграммы при нормальной работе и внесении изменений (по заданию преподавателя).

52. Анализ работы счётной схемы (по заданию преподавателя). Синтез JK-триггера и анализ и анализ его работы с построением временной диаграммы при нормальной работе и внесении изменений.

53. Синтез синхронного DV – триггера и анализ его работы с построением временной диаграммы при нормальной работе и внесении изменений.

### ОБРАЗЕЦ

экзаменационного билета по дисциплине «Теория дискретных устройств»

ДВГУПС		
Кафедра «Автоматика, телемеханика и связь» __ семестр 202_/202_ уч.г. Экзаменатор _____	<b>Экзаменационный билет №1</b> по дисциплине «Теория дискретных устройств» для направления 23.05.05 «Системы обеспечения движения поездов»	Утверждаю Заведующий кафедрой  Годяев А.И.  « » _____ 202_
ОПК-1		
1. Логическое проектирование асинхронных счётных схем (по заданию преподавателя).		
2. Синтез счётной схемы (по заданию преподавателя) и временная диаграмма её работы при внесении изменений.		